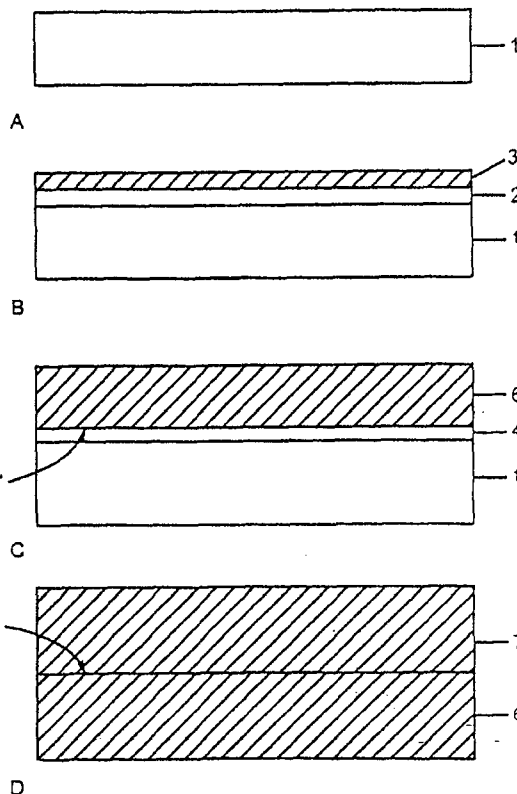




INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification ⁷ : C30B 25/18, 25/02, 29/38	A1	(11) International Publication Number: WO 00/68473 (43) International Publication Date: 16 November 2000 (16.11.00)
(21) International Application Number: PCT/US00/10196 (22) International Filing Date: 13 April 2000 (13.04.00) (30) Priority Data: 09/307,154 7 May 1999 (07.05.99) US (71) Applicants: CBL TECHNOLOGIES, INC. [US/US]; 3689 Brandy Rock Way, Redwood City, CA 94061 (US). MATSUSHITA ELECTRONICS CORPORATION [JP/JP]; 1-1, Saiwai-cho, Takatsuki-shi, Osaka 569-1193 (JP). (72) Inventors: SOLOMON, Glenn, S.; 3689 Brandy Rock Way, Redwood City, CA 94061 (US). MILLER, David, J.; 1160 Village Drive, Belmont, CA 94002 (US). UEDA, Tetsuzo; 600 Sharon Park Drive #A201, Menlo Park, CA 94025 (US). (74) Agent: ALBOSZTA, Marek; Lumen Intellectual Property Service, Suite 110, 45 Cabot Avenue, Santa Clara, CA 95051 (US).		(81) Designated States: CN, JP, European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Published With international search report.
(54) Title: DETACHED AND INVERTED EPITAXIAL REGROWTH & METHODS		
(57) Abstract An n-doped, high quality gallium nitride substrate suitable for further device or epitaxial processing and method for making the same. The nitride substrate is produced by epitaxial deposition of first metal nitride layer (3) on a non-native substrate (1) followed by a second deposition of metal nitride (6). During the second deposition of metal nitride, a liquid metal layer (4) is formed at the interface of the non-native substrate and the metal nitride layer form. The formed metal nitride layer may be detached from the non-native substrate to provide a metal nitride substrate with a high quality inverse surface. A epitaxial metal nitride layer may be deposited on the inverse surface of metal nitride substrate. The metal nitride substrate and the epitaxial metal nitride layer thereon may be deposited using the same hydride vapor-phase epitaxy system.		





INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 2 1/20 5	A1	(11) International Publication Number: WO 00/57460 (43) International Publication Date: 28 September 2000 (28.09.2000)
(21) International Application Number: PCT/JP00/01718 (22) International Filing Date: 21 March 2000 (21.03.2000) (30) Priority Data: 11/077239 23 March 1999 (23.03.1999) JP 2000/037577 16 February 2000 (16.02.2000) JP (71) Applicants: mitsubishi cable industries, ltd.; . ouchi, yoichiro;; . okagawa, hiroaki;; . koto, masahiro;; . tadatomo, kazuyuki;; . (72) Inventors: ouchi, yoichiro;; . okagawa, hiroaki;; . koto, masahiro;; . tadatomo, kazuyuki;; .	(84) Designated States: KR US AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : FIRST 00/005, WORLD 00/187	
(54) Title: METHOD FOR GROWING GaN COMPOUND SEMICONDUCTOR CRYSTAL AND SEMICONDUCTOR SUBSTRATE (54) Titre: PROCEDE DE CROISSANCE DE CRISTAUX SEMICONDUCTEURS COMPOSES DE GaN, ET SUBSTRAT DE SEMICONDUCTEUR		
(57) Abstract The state of the surface of a substrate (11) or the surface of a GaN compound semiconductor film (12) formed on the substrate (11) is changed using an anti-surfactant material. The GaN compound semiconductor material is supplied in a vapor deposition. Dot structures made of the GaN compound semiconductor are formed on the semiconductor film (12) and the growth is continued until the dot structures come to unite with one another and the surface becomes flat. While cavities (21) are being formed above the anti-surfactant region, the dot structures are unitized. Dislocation lines (22) extending from the underlying layer are blocked by the cavities (21), and therefore the dislocation density at the surface of the epitaxial film is reduced. Thus the dislocation density of a GaN compound semiconductor crystal is reduced without using any mask material, and a high-quality epitaxial film is formed. (57) Abrégé On modifie l'aspect de la surface d'un substrat (11) ou la surface d'un film (12) semiconducteur composé de GaN formé sur le substrat (11) à l'aide d'un matériau anti-tensioactif. Le matériau semiconducteur composé de GaN est appliqué par dépôt vapeur. Les structures de points réalisées à partir du semiconducteur composé de GaN sont formées sur le film (12) semiconducteur et on poursuit la croissance jusqu'à ce que les structures de points finissent par s'unir les unes aux autres de manière à former une surface plane. Lors de la formation de cavités (21) au-dessus de la zone de l'anti-tensioactif, les structures de points s'unifient. Des lignes (22) de dislocation partant de la couche sous-jacente sont bloquées par les cavités (21), ce qui permet de réduire la densité des dislocations à la surface du film épitaxial. Ainsi, on peut réduire la densité des dislocations des cristaux semiconducteurs composés de GaN sans utiliser de matériel de masquage, et former un film épitaxial de haute qualité.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification C30B 7/00 , C30B 29/38, C23C 18/12, C30B 9/00	A1	(11) International Publication Number: WO 00/46431 (43) International Publication Date: 10 August 2000 (10.08.2000)
(21) International Application Number: PCT/DE00/00267 (22) International Filing Date: 01 February 2000 (01.02.2000) (30) Priority Data: 199 04 378.7 03 February 1999 (03.02.1999) DE (71) Applicants: OSRAM OPTO SEMICONDUCTORS GMBH CO. OHG; . HÄRLE, Volker; . (72) HÄRLE, Volker; . Inventor:	(84) Designated States: JP US AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : FIRST 00/004, WORLD 00/147	
(54) Title: METHOD FOR PRODUCING NITRIDE MONOCRYSTALS (54) Titre: PROCEDE DE PRODUCTION DE MONOCRISTAUX DE NITRURE (57) Abstract The inventive method exploits the fact that in solutions or melts which contain certain organic substances, small nitride crystallites consisting of GaN or AlN are formed by thermal reaction and decomposition. A vessel (1) containing the melt is kept at a first temperature T1. In said vessel is a substrate nucleus (2) of the nitride to be formed, which is heated to a second temperature T2 > T1 through the input of energy. Epitaxial growth from the melt then takes place on the surface of the substrate nucleus (2). The energy input can be carried out in different ways. (57) Abrégé Le procédé selon l'invention tire parti du fait que, dans des solutions ou des masses fondues contenant des substances organiques déterminées, de petites cristallites de GaN ou d'AlN se forment par réaction thermique ou décomposition thermique. Un germe de substrat (2), constitué du nitrure à former, se trouve ainsi dans un récipient (1), contenant la matière fondue et maintenu à une première température T1, ledit germe étant chauffé par apport d'énergie à une deuxième température T2 > T1. Une croissance épitaxiale a ainsi lieu à la surface du germe de substrat (2), à partir de la matière fondue. L'apport d'énergie peut s'effectuer sous différentes formes.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 2 1/20	A1	(11) International Publication Number: WO 00/33365 (43) International Publication Date: 08 June 2000 (08.06.2000)
(21) International Application Number: PCT/US99/28056 (22) International Filing Date: 23 November 1999 (23.11.1999) (30) Priority Data: 09/198,784 24 November 1998 (24.11.1998) US (71) Applicants: NORTH CAROLINA STATE UNIVERSITY; . LINTHICUM, Kevin, J.; . GEHRKE, Thomas; . THOMSOM, Darren, B.; . CARLSON, Eric, P.; . RAJAGOPAL, Pradeep; . DAVIS, Robert, F.; . (72) Inventors: LINTHICUM, Kevin, J.; . GEHRKE, Thomas; . THOMSOM, Darren, B.; . CARLSON, Eric, P.; . RAJAGOPAL, Pradeep; . DAVIS, Robert, F.; .	(84) Designated States: AE AL AM AT AT AU AZ BA BB BG BR BY CA CH CN CU CZ CZ DE DE DK DK EE EE ES FI FI GB GE GH GM HR HU ID IL IN IS JP KE KG KP KR KZ LC LK LR LS LT LU LV MD MG MK MN MW MX NO NZ PL PT RO RU SD SE SG SI SK SK SL TJ TM TR TT UA UG US UZ VN YU ZA ZW GH GM KE LS MW SD SL SZ TZ UG ZW AM AZ BY KG KZ MD RU TJ TM AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE BF BJ CF CG CI CM GA GN GW ML MR NE SN TD TG Published With international search report. Patent published on CD-ROM : FIRST 00/003, WORLD 00/104	
(54) Title: FABRICATION OF GALLIUM NITRIDE LAYERS BY LATERAL GROWTH (54) Titre: FABRICATION DE COUCHES DE NITRURE DE GALLIUM PAR CROISSANCE LATÉRALE (57) Abstract An underlying gallium nitride layer (104) on a silicon carbide substrate (102) patterned with a mask (109) that includes an array of openings therein, and is etched through the array of openings to define posts (106) in the underlying gallium nitride layer and trenches (107) therebetween. The posts each include a sidewall (105) and a top having the mask thereon. The sidewalls of the posts are laterally grown into the trenches to thereby form a gallium nitride semiconductor layer (108a). During this lateral growth, the mask prevents nucleation and vertical growth from the tops of the posts. Accordingly, growth proceeds laterally into the trenches, suspended from the sidewalls of the posts. The sidewalls of the posts may be laterally grown into the trenches until the laterally grown sidewalls coalesce in the trenches to thereby form a gallium nitride semiconductor layer. The lateral growth from the sidewalls of the posts may be continued so that the gallium nitride layer grows vertically through the openings in the mask and laterally overgrows onto the mask on the tops of the posts, to thereby form a gallium nitride semiconductor layer (108b). The lateral overgrowth can be continued until the grown sidewalls coalesce on the mask to thereby form a continuous gallium nitride semiconductor layer. Microelectronic devices (110) may be formed in the continuous gallium nitride semiconductor layer. (57) Abrégé L'invention concerne une couche de nitrure de gallium sous-jacente (104) d'un substrat en carbure de silicium (102) muni d'un masque (109) comportant une série d'ouvertures, et qui est gravée à travers la série d'ouvertures pour définir des poteaux (106) dans la couche de nitrure de gallium sous-jacente et des tranchées (107) entre les poteaux. Chaque poteau comprend une paroi latérale (105) et un sommet sur lequel se trouve le masque. Les parois latérales des poteaux sont croissées latéralement dans les tranchées pour former ainsi une couche de nitrure de gallium à semi-conducteur (108a). Pendant cette croissance latérale, le masque empêche la nucléation et la croissance verticale à partir des sommets des poteaux. Par conséquent, la croissance se fait latéralement dans les tranchées, suspendue des parois latérales des poteaux. Les parois latérales des poteaux peuvent être croissées latéralement dans les tranchées jusqu'à ce que les parois latérales croissées latéralement se rejoignent dans les tranchées pour former ainsi une couche de nitrure de gallium à semi-conducteur. La croissance latérale à partir des parois latérales des poteaux peut être continuée de sorte que la couche de nitrure de gallium croisse verticalement à travers les ouvertures du masque et croisse latéralement sur le masque au-dessus des sommets des poteaux, pour ainsi former une couche de nitrure de gallium à semi-conducteur (108b). La croissance latérale peut être continuée jusqu'à ce que les parois latérales croissées latéralement se rejoignent sur le masque pour ainsi former une couche de nitrure de gallium continue. Des dispositifs microélectroniques (110) peuvent être formés dans la couche de nitrure de gallium continue.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 21/20 , H01L 29/267	A1	(11) International Publication Number: WO 00/31783 (43) International Publication Date: 02 June 2000 (02.06.2000)
(21) International Application Number: PCT/US99/27358 (22) International Filing Date: 18 November 1999 (18.11.1999) (30) Priority Data: 60/109,674 24 November 1998 (24.11.1998) US 60/109,860 24 November 1998 (24.11.1998) US (71) Applicants: NORTH CAROLINA STATE UNIVERSITY; . LINTHICUM, Kevin, J.; . GEHRKE, Thomas; . DAVIS, Robert, F.; . THOMSON, Darren, B.; . TRACY, Kieran, M.; . (72) Inventors: LINTHICUM, Kevin, J.; . GEHRKE, Thomas; . DAVIS, Robert, F.; . THOMSON, Darren, B.; . TRACY, Kieran, M.; .	(84) Designated States: AE AL AM AT AU AZ BA BB BG BR BY CA CH CN CU CZ DE DE DK EE EE ES FI FI GB GE GH GM HR HU ID IL IN IS JP KE KG KP KR KZ LC LK LR LS LT LU LV MD MG MK MN MW MX NO NZ PL PT RO RU SD SE SG SI SK SK SL TJ TM TR TT UA UG US UZ VN YU ZA ZW GH GM KE LS MW SD SL SZ TZ UG ZW AM AZ BY KG KZ MD RU TJ TM AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE BF BJ CF CG CI CM GA GN GW ML MR NE SN TD TG Published With international search report. Patent published on CD-ROM : FIRST 00/003, WORLD 00/099	
(54) Title: FABRICATION OF GALLIUM NITRIDE LAYERS ON SILICON (54) Titre: FABRICATION DE COUCHES DE NITRURE DE GALLIUM SUR DU SILICIUM		
(57) Abstract A gallium nitride microelectronic layer is fabricated by converting a surface of a (111) silicon layer to 3C-silicon carbide. A layer of 3C-silicon carbide is then epitaxially grown on the converted surface of the (111) silicon layer. A layer of 2H-gallium nitride then is grown on the epitaxially grown layer of 3C-silicon carbide. The layer of 2H-gallium nitride then is laterally grown to produce the gallium nitride microelectronic layer. In one embodiment, the silicon layer is a (111) silicon substrate, the surface of which is converted to 3C-silicon carbide. In another embodiment, the (111) silicon layer is part of a Separation by IMplanted OXYgen (SIMOX) silicon substrate which includes a layer of implanted oxygen that defines the (111) layer on the (111) silicon substrate. In yet another embodiment, the (111) silicon layer is a portion of a Silicon-On-Insulator (SOI) substrate in which a (111) silicon layer is bonded to a substrate. Lateral growth of the layer of 2H-gallium nitride may be performed by Epitaxial Lateral Overgrowth (ELO) wherein a mask is formed on the layer of 2H-gallium nitride. (57) Abrégé On fabrique une couche micro-électronique de nitrure de gallium par conversion d'une surface d'une couche de silicium (111) en carbure de silicium 3C. On exécute ensuite la croissance épitaxiale d'une couche de carbure de silicium 3C sur la surface convertie de la couche de silicium (111). On crée ensuite une couche de nitrure de gallium 2H sur la couche épitaxiale de carbure de silicium 3C. On constitue latéralement la couche de nitrure de gallium 2H afin de produire la couche micro-électronique de nitrure de gallium. Dans un mode de réalisation, la couche de silicium est un substrat de silicium (111) dont la surface est convertie en carbure de silicium 3C. Dans un autre mode de réalisation, la couche de silicium (111) fait partie d'un substrat de silicium de séparation par implantation d'oxygène (SIMOX) qui comprend une couche d'oxygène implanté définissant la couche (111) sur le substrat de silicium (111). Dans encore un autre mode de réalisation, la couche de silicium (111) consiste en une partie d'un substrat au silicium sur isolant (SOI) dans lequel une couche de silicium (111) adhère à un substrat. On peut effectuer la croissance latérale de la couche de nitrure de gallium 2H par supercroissance latérale épitaxiale (ELO), ce qui consiste à créer un masque sur la couche de nitrure de gallium 2H.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 21/30 6	A1	(11) International Publication Number: WO 99/67815 (43) International Publication Date: 29 December 1999 (29.12.1999)
(21) International Application Number: PCT/US99/14113 (22) International Filing Date: 23 June 1999 (23.06.1999) (30) Priority Data: 60/090,409 23 June 1998 (23.06.1998) US (71) Applicant: BOSTON UNIVERSITY; . (72) Inventors: STOCKER, Dean, A.; . SCHUBERT, E., Fred;	(84) Designated States: AU CA JP AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : WORLD 99/203	
(54) Title: CRYSTALLOGRAPHIC WET CHEMICAL ETCHING OF III-NITRIDE MATERIAL (54) Titre: ATTAQUE CHIMIQUE HUMIDE PAR CRISTALLOGRAPHIE DE MATERIAUX A BASE DE NITRURE(III)		
(57) Abstract A method of processing III-Nitride epitaxial layer system on a substrate. The process includes exposing non-c-plane surfaces of the III-nitride epitaxial layer system, for example by etching to a selected depth or cleaving, and crystallographically etching the epitaxial layer system in order to obtain crystallographic plane surfaces. In an exemplary embodiment, the III-Nitride epitaxial layer system includes GaN. In accordance with one aspect of the exemplary embodiment, the etching step includes reactive ion etching in a chlorine-based plasma, PEC etching in a KOH solution or cleaving, and the crystallographical etching step includes immersing the epitaxial layer system in a crystallographic etching chemical, such as phosphoric acid, molten KOH, KOH dissolved in ethylene glycol, sodium hydroxide dissolved in ethylene glycol, tetraethyl ammonium hydroxide, or tetramethyl ammonium hydroxide. Specific etching planes are chosen in accordance with varying the orientation of the exposing step, the etching chemical, and the temperature at which the epitaxial layer system is etched. (57) Abrégé L'invention concerne un procédé permettant de traiter un système de couches épitaxiales de nitrure(III) sur un substrat. Le procédé consiste à exposer des surfaces non planes c du système de couches épitaxiales de nitrure(III), par exemple, par attaque à une certaine profondeur ou par clivage, et par attaque par cristallographie du système de couches épitaxiales de manière à obtenir des surfaces cristallographiques planes. Selon un mode de réalisation donné en exemple, le système de couches épitaxiales de nitrure (III) comprend du nitrure de gallium (GaN). Selon un aspect de ce mode de réalisation, l'opération d'attaque comprend une attaque ionique réactive dans un plasma à base de chlore, une attaque par cellule photoélectrique dans une solution de KOH ou un clivage, et l'opération d'attaque cristallographique consiste à immerger le système de couches épitaxiales dans un produit chimique d'attaque cristallographique, tel que de l'acide phosphorique, de l'hydroxyde de potassium fondu, de l'hydroxyde de potassium dissous dans de l'éthylèneglycol, de l'hydroxyde de sodium dissous dans de l'éthylèneglycol, de l'hydroxyde de tétraéthylammonium, ou de l'hydroxyde de tétraméthylammonium. On choisit des plans d'attaque spécifiques en fonction de l'orientation variable de la phase d'exposition, du produit chimique d'attaque, et de la température à laquelle le système de couches épitaxiales est attaqué.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 3 3/00 , C30B 25/02, C30B 29/40, C30B 25/20, H01S 3/19	A1	(11) International Publication Number: WO 99/66565 (43) International Publication Date: 23 December 1999 (23.12.1999)
(21) International Application Number: PCT/US99/13589 (22) International Filing Date: 18 June 1999 (18.06.1999) (30) Priority Data: 60/089,906 18 June 1998 (18.06.1998) US 60/124,252 12 March 1999 (12.03.1999) US (71) Applicant: UNIVERSITY OF FLORIDA; . (72) Inventors: KRYLIOUK, Olga; . REED, Mike; . DANN, Todd; . ANDERSON, Tim; . CHAI, Bruce; .	(84) Designated States: CN JP KR AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : WORLD 99/200	
(54) Title: METHOD AND APPARATUS FOR PRODUCING GROUP-III NITRIDES (54) Titre: PROCEDE ET APPAREIL PERMETTANT DE PRODUIRE DES NITRURES DU GROUPE III		
(57) Abstract <p>The subject invention pertains to a method and device for producing large area single crystalline III-V nitride compound semiconductor substrates with a composition $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ (where $0 \leq x \leq 1, 0 \leq y \leq 1$, and $0 \leq x + y \leq 1$). In a specific embodiment, GaN substrates, with low dislocation densities ($\sim 10^7 \text{ cm}^{-2}$) can be produced. These crystalline III-V substrates can be used to fabricate lasers and transistors. Large area free standing single crystals of III-V compounds, for example GaN, can be produced in accordance with the subject invention. By utilizing the rapid growth rates afforded by hydride vapor phase epitaxy (HVPE) and growing on lattice matching orthorhombic structure oxide substrates, good quality III-V crystals can be grown. Examples of oxide substrates include $\text{LiGaO}_2\text{LiAlO}_2$, MgAlScO_4, Al_2MgO_4 and LiNdO_2. The subject invention relates to a method and apparatus, for the deposition of III-V compounds, which can alternate between MOVPE and HVPE, combining the advantages of both. In particular, the subject hybrid reactor can go back and forth between MOVPE and HVPE <i>in situ</i> so that the substrate does not have to be transported between reactor apparatus and, therefore, cooled between the performance of different growth techniques.</p> (57) Abrégé <p>Procédé et dispositif permettant de produire des substrats semi-conducteurs monocristallins de grande surface constitués d'un composé nitrure du groupe III-V, de composition $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$ (dans laquelle $0 \leq x \leq 1, 0 \leq y \leq 1$, et $0 \leq x + y \leq 1$). Dans un mode de réalisation spécifique, des substrats GaN présentant une faible densité des dislocations ($\sim 10^7 \text{ cm}^{-2}$) peuvent être produits. Ces substrats cristallins du groupe III-V peuvent être utilisés pour fabriquer des lasers et des transistors. Des monocristaux de grande surface et sans support, par exemple GaN, peuvent être produits selon la présente invention. L'utilisation des taux de croissance rapides permis par l'épithaxie hybride en phase vapeur (HVPE) et la croissance sur des réseaux correspondant à des substrats d'oxyde à structure orthorhombique permet de cultiver des cristaux du groupe III-V de bonne qualité. Des exemples de substrats d'oxyde sont LiGaO_2, LiAlO_2, MgAlScO_4, Al_2MgO_4 et LiNdO_2. La présente invention concerne en outre un procédé et un appareil permettant le dépôt de composés du groupe III-V, ledit procédé pouvant alterner entre l'épithaxie en phase vapeur organo-métallique (MOVPE) et la HVPE, ce qui permet de combiner les avantages des deux. En particulier, le réacteur hybride selon la présente invention peut passer de la MOVPE à la HVPE et inversement <i>in situ</i> si bien qu'il n'est pas nécessaire de transporter le substrat entre des réacteurs, et partant, de refroidir ledit substrat entre les applications de techniques de croissance différentes.</p>		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 2 1/20, C30B 25/04, C30B 29/40	A1	(11) International Publication Number: WO 99/65068 (43) International Publication Date: 16 December 1999 (16.12.1999)
(21) International Application Number: PCT/US99/12967 (22) International Filing Date: 09 June 1999 (09.06.1999) (30) Priority Data: 60/088,761 10 June 1998 (10.06.1998) US 07 June 1999 (07.06.1999) US (71) Applicants: NORTH CAROLINA STATE UNIVERSITY; . ZHELEVA, Tsvetanka; . THOMSON, Darren, B.; . SMITH, Scott, A.; . LINTHICUM, Kevin, J.; . GEHRKE, Thomas; . DAVIS, Robert, F.; . (72) Inventors: ZHELEVA, Tsvetanka; . THOMSON, Darren, B.; . SMITH, Scott, A.; . LINTHICUM, Kevin, J.; . GEHRKE, Thomas; . DAVIS, Robert, F.; .	(84) Designated States: AE AL AM AT AT AU AZ BA BB BG BR BY CA CH CN CU CZ CZ DE DE DK DK EE EE ES FI FI GB GE GH GM HR HU ID IL IN IS JP KE KG KP KR KZ LC LK LR LS LT LU LV MD MG MK MN MW MX NO NZ PL PT RO RU SD SE SG SI SK SK SL TJ TM TR TT UA UG US UZ VN YU ZA ZW GH GM KE LS MW SD SL SZ UG ZW AM AZ BY KG KZ MD RU TJ TM AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE BF BJ CF CG CI CM GA GN GW ML MR NE SN TD TG Published With international search report. Patent published on CD-ROM : WORLD 99/195	
(54) Title: FABRICATION OF GALLIUM NITRIDE SEMICONDUCTOR LAYERS BY LATERAL GROWTH FROM TRENCH SIDEWALLS (54) Titre: FABRICATION DE COUCHES SEMI-CONDUCTRICES DE NITRURE DE GALLIUM PAR TIRAGE LATERAL A PARTIR DE PAROIS LATERALES DE TRANCHEE (57) Abstract A sidewall (105) of an underlying gallium nitride layer (106) is laterally grown into a trench (107) in the underlying gallium nitride layer, to thereby form a lateral gallium nitride semiconductor layer (108a). Microelectronic devices may then be formed in the lateral gallium nitride layer. Dislocation defects do not significantly propagate laterally from the sidewall into the trench in the underlying gallium nitride layer, so that the lateral gallium nitride semiconductor layer is relatively defect free. Moreover, the sidewall growth may be accomplished without the need to mask portions of the underlying gallium nitride layer during growth of the lateral gallium nitride layer. The defect density of the lateral gallium nitride semiconductor layer may be further decreased by growing a second gallium nitride semiconductor layer from the lateral gallium nitride layer. (57) Abrégé L'invention concerne une paroi (105) latérale d'une couche (106) de nitrure de gallium sous-jacente, formée par tirage latéral dans une tranchée (107) située dans la couche de nitrure de gallium sous-jacente pour former ainsi une couche (108a) semi-conductrice latérale de nitrure de gallium. Des dispositifs micro-électroniques peuvent ensuite être formés dans la couche de nitrure de gallium latérale. Des effets de dislocation ne se propagent pas de manière importante latéralement à partir de la paroi latérale à l'intérieur de la tranchée dans la couche de nitrure de gallium sous-jacente, de sorte que la couche semi-conductrice latérale de nitrure de gallium est relativement exempte de défauts. De plus, on peut mettre en oeuvre le tirage de la paroi latérale sans devoir masquer des parties de la couche de nitrure de gallium sous-jacent au cours de la formation par tirage de la couche de nitrure de gallium latérale. Le taux de défauts de la couche semi-conductrice latérale de nitrure de gallium peut être réduit davantage par la formation par tirage d'une deuxième couche semi-conductrice de nitrure de gallium à partir de la couche de nitrure de gallium latérale.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 3 3/00 , H01S 3/18	A1	(11) International Publication Number: WO 99/30373 (43) International Publication Date: 17 June 1999 (17.06.1999)
(21) International Application Number: PCT/JP98/05479 (22) International Filing Date: 04 December 1998 (04.12.1998) (30) Priority Data: 9/337039 08 December 1997 (08.12.1997) JP 9/339780 10 December 1997 (10.12.1997) JP (71) Applicants: mitsubishi cable industries, ltd.; . HIRAMATSU, Kazumasa; . OKAGAWA, Hiroaki; . OUCHI, Yoichiro; . MIYASHITA, Keiji; . TADATOMO, Kazuyuki; . (72) Inventors: HIRAMATSU, Kazumasa; . OKAGAWA, Hiroaki; . OUCHI, Yoichiro; . MIYASHITA, Keiji; . TADATOMO, Kazuyuki; .	(84) Designated States: JP US AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : FIRST 99/003, WORLD 99/094	
(54) Title: GaN-BASED SEMICONDUCTOR LIGHT EMITTING DEVICE AND METHOD OF PRODUCING GaN-BASED CRYSTAL (54) Titre: DISPOSITIF LUMINEUX SEMI-CONDUCTEUR A BASE DE GaN ET PROCEDE DE PRODUCTION D'UN CRISTAL A BASE DE GaN		
(57) Abstract A GaN-based light emitting device has a light emitting layer of GaN-based material whose composition is so specified that the material can emit ultraviolet radiation. The dislocation density of the light emitting layer is partly low. To lower the dislocation density the mask method is used. In a preferred mode, in a layer provided in the light emitting device and containing GaN<y≤1) is wholly used, and the number y of the composition is so determined that "the energy Eg1 of light emitted from the light emitting layer" < "the band gap energy Eg2 of the layers other than the light emitting layer". Preferable incidental modes for emitting ultraviolet radiation efficiently include a mode in which, in addition to lowering the dislocation density of the light emitting layer, lowering the dislocation densities of an electrode forming face and a Bragg reflection layer is performed for protection. There is also disclosed a method of producing such a light emitting device. The method is characterized in that, to lower the dislocation density by the mask method, an alkyl chloride of a group III element is contained in the material gas fed for crystal growth to grow a layer covering a mask layer by MOCVD by the mask method. This production method is preferably used to form a layer covering a mask in the GaN-based light emitting device. (57) Abrégé <y ≤ 1), le nombre y de la composition étant déterminé de telle sorte que "l'énergie Eg1 de la lumière émise par la couche lumineuse" < "l'énergie Eg2 de largeur de bande interdite des couches autres que la couche lumineuse". De préférence, les modes fortuits d'émission efficace de rayonnement ultraviolet comprennent un mode dans lequel, outre la réduction de la densité de dislocation de la couche lumineuse, on effectue la réduction des densités de dislocation d'une face de formation d'électrode et d'une couche de réflexion de Bragg en vue d'une protection. L'invention concerne également un procédé de production du dispositif lumineux. Le procédé se caractérise par le fait que pour réduire la densité de dislocation par le procédé par masque, un chlorure d'alkyle d'un élément du groupe III est contenu dans la matière gazeuse introduite en vue d'une croissance cristalline et destinée à la croissance d'une couche couvrant une couche de masque par déposition chimique métal-oxyde en phase vapeur (MOCVD) grâce à la méthode par masque. Ce procédé de production est de préférence utilisé pour former une couche couvrant un masque dans le dispositif lumineux à base de GaN.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

<p>(51) International Patent Classification H01L 2 1/20, H01L 21/205, H01L 21/203, H01L 21/208, H01L 33/00, H01S 3/18, C01B 21/06</p>	A1	<p>(11) International Publication Number: WO 99/23693 (43) International Publication Date: 14 May 1999 (14.05.1999)</p>
<p>(21) International Application Number: PCT/JP98/04908 (22) International Filing Date: 29 October 1998 (29.10.1998) (30) Priority Data: 9/298300 30 October 1997 (30.10.1997) JP 10/9008 20 January 1998 (20.01.1998) JP 10/102546 14 April 1998 (14.04.1998) JP (71) Applicants: SUMITOMO ELECTRIC INDUSTRIES, LTD.; . MOTOKI, Kensaku; . OKAHISA, Takuji; . MATSUMOTO, Naoki; . (72) Inventors: MOTOKI, Kensaku; . OKAHISA, Takuji; . MATSUMOTO, Naoki; .</p>	<p>(84) Designated States: CA CN JP KR US AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : FIRST 99/002, WORLD 99/073</p>	
<p>(54) Title: GaN SINGLE CRYSTALLINE SUBSTRATE AND METHOD OF PRODUCING THE SAME (54) Titre: SUBSTRAT MONOCRISTALLIN DE GaN ET PROCEDE DE PRODUCTION ASSOCIE (57) Abstract A method of producing a GaN single crystalline substrate, characterized by comprising forming a mask layer (8) having a plurality of opening windows (10) mutually spaced on a GaAs substrate (2), and growing an epitaxial layer (12) of GaN on the mask layer (8). (57) Abrégé L'invention concerne un procédé de production d'un substrat monocristallin de GaN, caractérisé en ce qu'il consiste à former une couche de masquage (8) présentant plusieurs fenêtres d'ouverture (10), espacées les unes des autres, sur un substrat de GaAs (2), puis à faire croître une couche épitaxiale (12) de GaN sur la couche de masquage (8).</p>		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification C30B 2 5/02 , H01L 33/00, C30B 29/40	A1	(11) International Publication Number: WO 99/20816 (43) International Publication Date: 29 April 1999 (29.04.1999)
(21) International Application Number: PCT/FR98/02212 (22) International Filing Date: 15 October 1998 (15.10.1998) (30) Priority Data: 97/13096 20 October 1997 (20.10.1997) FR (71) Applicants: CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE (CNRS); . BEAUMONT, Bernard; . GIBART, Pierre; . GUILLAUME, Jean-Claude; . NATAF, Gilles; . VAILLE, Michel; . HAFFOUZ, Soufien; . (72) Inventors: BEAUMONT, Bernard; . GIBART, Pierre; . GUILLAUME, Jean-Claude; . NATAF, Gilles; . VAILLE, Michel; . HAFFOUZ, Soufien; .		(84) Designated States: AL AM AT AU AZ BA BB BG BR BY CA CH CN CU CZ DE DK EE ES FI GB GE GH GM HR HU ID IL IS JP KE KG KP KR KZ LC LK LR LS LT LU LV MD MG MK MN MW MX NO NZ PL PT RO RU SD SE SG SI SK SL TJ TM TR TT UA UG US UZ VN YU ZW GH GM KE LS MW SD SZ UG ZW AM AZ BY KG KZ MD RU TJ TM AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE BF BJ CF CG CI CM GA GN GW ML MR NE SN TD TG Published With international search report. Patent published on CD-ROM : FIRST 99/002, WORLD 99/065
(54) Title: METHOD FOR PRODUCING A GALLIUM NITRIDE EPITAXIAL LAYER (54) Titre: PROCEDE DE REALISATION D'UNE COUCHE EPITAXIALE DE NITRURE DE GALLIUM		
(57) Abstract The invention concerns a method for producing a gallium nitride (GaN) epitaxial layer characterised in that it consists in depositing on a substrate a dielectric layer acting as a mask and depositing on the masked gallium nitride, by epitaxial deposit, so as to induce the deposit of gallium nitride patterns and the anisotropic lateral growth of said patterns, the lateral growth being pursued until the different patterns coalesce. The deposit of the gallium nitride patterns can be carried out ex-situ by dielectric etching or in-situ by treating the substrate for coating it with a dielectric film whereof the thickness is of the order of one angstrom. The invention also concerns the gallium nitride layers obtained by said method. (57) Abrégé La présente invention concerne un procédé de réalisation d'une couche épitaxiale de nitrure de gallium (GaN) caractérisé en ce qu'il comprend le dépôt sur un substrat d'une couche de diélectrique fonctionnant comme un masque et la reprise du substrat masqué par du nitrure de gallium, dans des conditions de dépôt par épitaxie, de façon à induire le dépôt de motifs de nitrure de gallium et la croissance anisotrope et latérale desdits motifs, la croissance latérale étant poursuivie jusqu'à la coalescence des différents motifs. Le procédé de dépôt de motifs de nitrure de gallium peut être effectué ex situ par gravure de diélectrique ou in situ par traitement du substrat consistant à recouvrir celui-ci par un film diélectrique dont l'épaisseur est de l'ordre de l'angström. L'invention concerne également les couches de nitrure de gallium susceptibles d'être obtenues par le procédé.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 2 1/20 5 , H01L 33/00, C30B 29/40, C30B 25/20, H01L 21/324	A3	(11) International Publication Number: WO 99/13499 (43) International Publication Date: 18 March 1999 (18.03.1999)
(21) International Application Number: PCT/US98/18976 (22) International Filing Date: 09 September 1998 (09.09.1998) (30) Priority Data: 08/928,250 12 September 1997 (12.09.1997) US (71) Applicant: SDL, INC.; . (72) Inventors: BOUR, David, P.; . CONNELL, Neville, G., A.; . SCIFRES, Donald, R.; .	(84) Designated States: JP AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE Patent published on CD-ROM : FIRST 99/001, WORLD 99/041, WORLD 99/067	
(54) Title: IN-SITU ACCEPTOR ACTIVATION IN GROUP III-V NITRIDE COMPOUND SEMICONDUCTORS (54) Titre: ACTIVATION D'ACCEPTEURS DANS LES COMPOSES SEMI-CONDUCTEURS DE NITRURE DES GROUPES III-V		
(57) Abstract <p>A method of manufacturing a p-type III-V nitride compound semiconductor utilizing vapor phase epitaxy is carried out in a MOCVD reactor by growing a III-V nitride compound semiconductor in the reactor employing a reaction gas containing a p-type impurity and then annealing in-situ the nitride compound semiconductor to bring about acceptor activation, the annealing carried out at a temperature below the growth temperature of the III-V nitride compound semiconductor during reactor cooldown. A nitrogen (N) reactant or precursor is provided in the reactor during the annealing step which can produce a reactive form of N capable of suppressing surface decomposition and does not produce atomic hydrogen. Also, acceptor activation is achieved through the employment of a cap layer comprising a n-type Group III-V nitride material, e.g., n-GaN, grown on the p-doped Group III-V nitride layer preventing the occurrence of hydrogenation of the underlying p-doped layer during cooldown. This non-post-growth activation eliminates the need for a subsequent thermal anneal step since any acceptor passivation is prevented in the first instance.</p> (57) Abrégé <p>L'invention concerne un procédé de formation d'un composé semi-conducteur de nitrure III-V, du type p, comprenant une épitaxie en phase vapeur dans un réacteur de déposition chimique de métal-oxyde en phase vapeur (MOCVD). On produit un composé semi-conducteur de nitrure III-V dans le réacteur en utilisant un gaz réactionnel comprenant une impureté de type p, puis on recuit le semi-conducteur de nitrure in situ pour provoquer une activation des accepteurs, la procédure de recuit étant exécutée à une température inférieure à la température de croissance du composé semi-conducteur de nitrure III-V, pendant le refroidissement du réacteur. Un réactif ou précurseur d'azote (N) est introduit dans le réacteur pendant l'opération de recuit, ce qui permet de produire une forme réactive de N capable d'empêcher la décomposition superficielle et ne produit pas d'hydrogène atomique. L'activation d'accepteurs peut également être réalisée par l'utilisation d'une couche de couverture contenant un nitrure de groupe III-V de type n, p. ex. n-GaN, produit sur la couche de nitrure du groupe III-V à dopage p, qui empêche l'hydrogénation de la couche à dopage p sous-jacente pendant le refroidissement. Cette activation pendant la croissance permet d'éviter une opération de recuit thermique ultérieure (ou activation post croissance) étant donné que toute passivation des accepteurs est empêchée préalablement.</p>		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification C30B 2 3/04 , C30B 25/04, C30B 25/18, C30B 29/40	A1	(11) International Publication Number: WO 99/01594 (43) International Publication Date: 14 January 1999 (14.01.1999)
(21) International Application Number: PCT/US98/14002 (22) International Filing Date: 02 July 1998 (02.07.1998) (30) Priority Data: 60/051,816 03 July 1997 (03.07.1997) US 60/051,688 03 July 1997 (03.07.1997) US (71) Applicant: CBL TECHNOLOGIES; . (72) SOLOMON, Glenn, S.; . Inventor:	(84) Designated States: CA JP KR AT BE CH CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : FIRST 99/001, WORLD 99/005	
(54) Title: THERMAL MISMATCH COMPENSATION TO PRODUCE FREE STANDING SUBSTRATES BY EPITAXIAL DEPOSITION (54) Titre: COMPENSATION DU DESEQUILIBRE THERMIQUE POUR OBTENIR DES SUBSTRATS AUTONOMES PAR DEPOT EPITAXIQUE		
(57) Abstract A method for producing thick, high quality GaN substrates uses an epitaxially deposited film and is used as a substrate material for further device or epitaxial processing. The film (11) is deposited using an epitaxial technique on a thin substrate called the disposable substrate (10). The deposited film is thick enough so that upon cooling the thermal mismatched strain is relieved through cracking of the lower disposable substrate and not the newly deposited epitaxy. The epitaxial film now becomes a platform for either further epitaxial deposition or device processing. (57) Abrégé La présente invention concerne un procédé de production de substrats GaN épais de grande qualité comportant une couche déposée par épitaxie utilisée comme matériau de substrat pour un nouveau dispositif ou traitement épitaxique. La couche (11) est déposée sur un substrat mince appelé substrat jetable (10), en utilisant une technique épitaxique. La couche déposée est assez épaisse, de sorte que lors du refroidissement, la contrainte du déséquilibre thermique est réduite par la fissuration du substrat inférieur jetable et non par celle de l'épitaxie fraîchement déposée. La couche épitaxique devient ainsi une plate-forme, soit pour un nouveau dépôt épitaxique, soit pour un nouveau traitement de dispositif.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

<p>(51) International Patent Classification ⁶ : H01L 33/00, 21/205</p>	A1	<p>(11) International Publication Number: WO 99/00853</p> <p>(43) International Publication Date: 7 January 1999 (07.01.99)</p>
<p>(21) International Application Number: PCT/US98/11685</p> <p>(22) International Filing Date: 5 June 1998 (05.06.98)</p> <p>(30) Priority Data: 08/884,774 30 June 1997 (30.06.97) US</p> <p>(71) Applicant: SDL, INC. [US/US]; 80 Rose Orchard Way, San Jose, CA 95134-1365 (US).</p> <p>(72) Inventors: SVERDLOV, Boris, N.; 1811 La Terrace Circle, Los Gatos, CA 95123 (US). MAJOR, Jo, S., Jr.; 3394 Browning Avenue, San Jose, CA 95124 (US).</p> <p>(74) Agent: CAROTHERS, W., Douglas, Jr.; SDL, Inc., 80 Rose Orchard Way, San Jose, CA 95134-1365 (US).</p>		<p>(81) Designated States: JP, KR, European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>Published <i>With international search report. Before the expiration of the time limit for amending the claims and to be republished in the event of the receipt of amendments.</i></p>
<p>(54) Title: METHOD OF DOPING GaN LAYERS</p> <p>(57) Abstract</p> <p>High p-type impurity concentration levels are achieved in Group III nitride semiconductor layers by depositing a nitrogen-rich surface onto a supporting layer while impeding the flow of Group III element reactant. Thereafter, the Group III element source is introduced into the reactor to generate a p-type region having a high impurity concentration. The flow of the reactant from the active nitrogen source is kept below about 300 sccm and the temperature of the reactor is reduced below 1075 °C in order to provide improved surface characteristics.</p>		
<pre> graph TD 68[68 STOP n-TYPE IMPURITY FLOW] --> 70[70 STOP GROUP III FLOW] 70 --> 72[72 INTRODUCE NITROGEN GAS TO FORM A NITROGEN-RICH SURFACE] 72 --> 74[74 INTRODUCE p-TYPE IMPURITY FLOW WHILE GROUP III REMAINS OFF] 74 --> 76[76 RE-INTRODUCE GROUP III FLOW] 76 --> 78{78 CORRECT THICKNESS?} 78 -- YES --> 80([80 END]) 78 -- NO --> 72 </pre>		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification C30B 3 3/00 , C30B 29/40	A1	(11) International Publication Number: WO 98/45511 (43) International Publication Date: 15 October 1998 (15.10.1998)
(21) International Application Number: PCT/PL98/00010 (22) International Filing Date: 13 March 1998 (13.03.1998) (30) Priority Data: P.319329 04 April 1997 (04.04.1997) PL (71) Applicants: CENTRUM BADAN WYSOKOCISNIENIOWYCH POLSKIEJ AKADEMII NAUK; . POROWSKI, Sylwester; . GRZEGORY, Izabella; . WEYHER, Jan; . NOWAK, Grzegorz; . (72) Inventors: POROWSKI, Sylwester; . GRZEGORY, Izabella; . WEYHER, Jan; . NOWAK, Grzegorz; .	(84) Designated States: JP US AT BE CH DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : FIRST 98/004, WORLD 98/124	
(54) Title: MECHANO-CHEMICAL POLISHING OF CRYSTALS AND EPITAXIAL LAYERS OF GaN AND Ga_{1-x-y}Al_xIn_yN (54) Titre: POLISSAGE MECANOCHIMIQUE DE CRISTAUX ET DE COUCHES EPITAXIALES DE GaN ET DE Ga_{1-x-y}Al_xIn_yN		
(57) Abstract This method of removal of irregularities and highly defected regions of the surface of crystals and epitaxial layers of GaN and Ga _{1-x-y} Al _x In _y N characterized by mechano-chemical polishing on the soft polishing pad under pressure in presence of chemical etching agent of water solution of bases of the total concentration above 0.01N in time longer than 10 seconds after which the agent is replaced by the pure water without interruption of the polishing and polishing by at least 1 minute and subsequent diminution of the load and stopping of the machine and then the polished GaN crystal or GaAlIn epitaxial layer is removed of the polishing machine and dried in the stream of dry nitrogen. (57) Abrégé L'invention concerne un procédé d'enlèvement d'irrégularités et de zones très défectueuses de la surface de cristaux et de couches épitaxiales de GaN et de Ga _{1-x-y} Al _x In _y N, lequel procédé est caractérisé par un polissage mécano-chimique consistant à utiliser un tampon de polissage doux, sous pression, en présence d'un agent d'attaque chimique placé dans une solution aqueuse de bases dont la concentration totale est supérieure à 0,01N, et ce pendant une période supérieure à 10 secondes, puis à remplacer l'agent d'attaque par de l'eau pure, sans interrompre le polissage, à polir pendant au moins 1 minute, à diminuer ensuite la charge, à stopper la machine, à enlever alors de la machine de polissage le cristal de GaN ou la couche épitaxiale de GaAlIn, polis, et enfin à les sécher dans un courant d'azote sec.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification C30B 1 1/00 , C30B 11/12, C30B 29/40	A1	(11) International Publication Number: WO 97/13891 (43) International Publication Date: 17 April 1997 (17.04.1997)
(21) International Application Number: PCT/PL96/00017 (22) International Filing Date: 11 October 1996 (11.10.1996) (30) Priority Data: P.310929 13 October 1995 (13.10.1995) PL (71) Applicants: CENTRUM BADAN WYSOKOCISNIENIOWYCH; . BARANOWSKI, Jacek, M.; . BOCKOWSKI, Michał(D); . GRZEGORY, Izabella; . JUN, Jan; . KORONA, Piotr, Krzysztof; . KRUKOWSKI, Stanisław(D)aw; . PAKUś(C)A, Krzysztof; . POROWSKI, Sylwester; . STEPNIEWSKI, Roman; . WROBLEWSKI, Mirosław(D)aw; . WYSMOś(C)EK, Andrzej; . (72) Inventors: BARANOWSKI, Jacek, M.; . BOCKOWSKI, Michał(D); . GRZEGORY, Izabella; . JUN, Jan; . KORONA, Piotr, Krzysztof; . KRUKOWSKI, Stanisław(D)aw; . PAKUś(C)A, Krzysztof; . POROWSKI, Sylwester; . STEPNIEWSKI, Roman; . WROBLEWSKI, Mirosław(D)aw; . WYSMOś(C)EK, Andrzej; .		(84) Designated States: AL AM AT AU AZ BB BG BR BY CA CH CN CZ DE DK EE ES FI GB GE HU IL IS JP KE KG KP KR KZ LK LR LS LT LU LV MD MG MK MN MW MX NO NZ PL PT RO RU SD SE SG SI SK TJ TM TR TT UA UG US UZ VN AT BE CH DE DK ES FI FR GB GR IE IT LU MC NL PT SE BF BJ CF CG CI CM GA GN ML MR NE SN TD TG Published With international search report. Patent published on CD-ROM : FIRST 97/003, WORLD 97/035
(54) Title: METHOD OF MANUFACTURING EPITAXIAL LAYERS OF GaN OR Ga(Al,In)N ON SINGLE CRYSTAL GaN AND MIXED Ga(Al,In)N SUBSTRATES (54) Titre: PROCEDE DE FABRICATION DE COUCHES EPITAXIALES DE GaN OU DE Ga(Al,In)N SUR DES SUBSTRATS MONOCRISTALLINS DE GaN OU MIXTES DE Ga(Al,In)N		
(57) Abstract A method of manufacturing epitaxial layers of GaN or mixed Ga(Al,In)N on single crystal substrates of GaN or Ga(Al,In)N using known methods of epitaxial growth from the liquid or vapor phase, where the substrates are plate-like single crystals of GaN or Ga(Al,In)N obtained by the crystallization of the first layer of the substrate from supersaturated nitrogen solution in gallium or GaAlIn solution in the temperature range, T1, of 600-2000 °C, under high pressure of pure nitrogen or nitrogen containing gas mixture. Thereafter the method includes crystallization of a second or epitaxial layer on the substrate at a temperature T2 not higher than T1 after decreasing the gas pressure by at least of 200 bar until the second layer attains the prescribed thickness. The epitaxial layer is formed on the first layer by Metal Organic Chemical Vapor Deposition (MOCVD) or Molecular Beam Epitaxy (MB) and is characterized by a smooth gallium surface on a first side and rough nitrogen surface on a second side upon which the epitaxial growth is effected by the known methods. (57) Abrégé Procédé de fabrication de couches épitaxiales de GaN ou mixtes de Ga(Al,In)N sur des substrats monocristallins de GaN ou de Ga(Al,In)N par des procédés connus de croissance épitaxiale à partir d'une phase liquide ou vapeur, dans lequel les substrats sont des monocristaux lamellaires de GaN ou de Ga(Al,In)N obtenus par cristallisation de la première couche du substrat à partir d'une solution sursaturée d'azote dans une solution de gallium ou de GaAlIn dans une plage de températures T1 allant de 600 à 2000 °C, et ce sous haute pression d'azote pur ou d'un mélange gazeux renfermant de l'azote. Ensuite, le procédé consiste à cristalliser une seconde couche ou couche épitaxiale sur le substrat à une température T2 égale ou inférieure à T1 après avoir réduit la pression du gaz d'au moins 200 bar jusqu'à ce que la seconde couche présente l'épaisseur voulue. La couche épitaxiale est formée sur la première couche par dépôt chimique métal-oxyde en phase vapeur ou par épitaxie par faisceaux moléculaires, et elle est caractérisée en ce qu'elle présente une surface lisse de gallium sur une première face et une surface rugueuse d'azote sur une seconde face sur laquelle la croissance épitaxiale s'effectue selon les procédés connus.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 3 3/00	A1	(11) International Publication Number: WO 96/42114 (43) International Publication Date: 27 December 1996 (27.12.1996)
(21) International Application Number: PCT/US96/09974 (22) International Filing Date: 10 June 1996 (10.06.1996) (30) Priority Data: 8/488,741 08 June 1995 (08.06.1995) US (71) Applicant: UNIVERSITY OF CENTRAL FLORIDA; . (72) CHAI, Bruce, H., T.; . Inventor:	(84) Designated States: CA CN JP KR AT BE CH DE DK ES FI FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : FIRST 96/009, WORLD 96/109	
(54) Title: MODIFIED WURTZITE STRUCTURE OXIDE COMPOUNDS AS SUBSTRATES FOR III-V NITRIDE COMPOUND SEMICONDUCTOR EPITAXIAL THIN FILM GROWTH (54) Titre: COMPOSES D'OXYDES A STRUCTURE DE WURTZITE MODIFIEE SERVANT DE SUBSTRATS A LA CROISSANCE EPITAXIALE DE SEMICONDUCTEURS EN COUCHES MINCES A COMPOSES DE NITRURE III-V		
(57) Abstract Semiconductor light emitting and sensing devices are comprised of a lattice matching wurtzite structure oxide substrate and a III-V nitride compound semiconductor single crystal film epitaxially grown on the substrate. The lattice matching substrates include: Lithium Aluminum Oxide, Lithium Gallium Oxide, Lithium Silicon Oxide, Lithium Germanium Oxide, Sodium Aluminum Oxide, Sodium Gallium Oxide, Sodium Germanium Oxide, Sodium Silicon Oxide, Lithium Phosphor Oxide, Lithium Arsenic Oxide, Lithium Vanadium Oxide, Lithium Magnesium Germanium Oxide, Lithium Zinc Germanium Oxide, Lithium Cadmium Germanium Oxide, Lithium Magnesium Silicon Oxide, Lithium Zinc Silicon Oxide, Lithium Cadmium Silicon Oxide, Sodium Magnesium Germanium Oxide, Sodium Zinc Germanium Oxide, and Sodium Zinc Silicon Oxide. These substrates are used to grow epitaxial films of Aluminum Indium Gallium Nitride. The types of semiconductor light devices that use this invention include light emitting devices, laser diodes, and optical detectors. (57) Abrégé Dispositifs photoémetteurs et photodétecteurs à semiconducteurs comprenant un substrat d'oxydes à structure de wurtzite adaptée en treillis et une couche mince à semiconducteur monocristalline à composé de nitrure III-V dont l'épitaixie est réalisée sur le substrat. Les substrats adaptés en treillis comprennent les éléments suivants: oxyde d'aluminium et de lithium, oxyde de gallium et de lithium, oxyde de silicium et de lithium, oxyde de germanium et de lithium, oxyde d'aluminium et de sodium, oxyde de gallium et de sodium, oxyde de germanium et de sodium, oxyde de silicium et de sodium, oxyde de phosphore et de lithium, oxyde d'arsenic et de lithium, oxyde de vanadium et de lithium, oxyde de germanium, de magnésium et de lithium, oxyde de germanium, de zinc et de lithium, oxyde de germanium, de cadmium et de lithium, oxyde de silicium, de magnésium et de lithium, oxyde de germanium, de zinc et de sodium, et oxyde de silicium, de zinc et de sodium. Ces substrats servent à l'épitaixie de couches minces de nitrure de gallium, d'indium et d'aluminium. Dans les dispositifs optiques à semiconducteurs de l'invention, on trouve des dispositifs photoémetteurs, des diodes laser et des détecteurs optiques.		

PCTWORLD INTELLECTUAL PROPERTY ORGANIZATION
International Bureau

INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification ⁶ : C30B 23/02, 29/40	A2	(11) International Publication Number: WO 96/22408 (43) International Publication Date: 25 July 1996 (25.07.96)
(21) International Application Number: PCT/US96/01562 (22) International Filing Date: 11 January 1996 (11.01.96) (30) Priority Data: 08/371,708 13 January 1995 (13.01.95) US (71) Applicant: TRUSTEES OF BOSTON UNIVERSITY [US/US]; 147 Bay State Road, Boston, MA 02215 (US). (72) Inventors: MOUSTAKAS, Theodore, D.; 26 Rockybrook Road, Dover, MA 02030 (US). MOLNAR, Richard, J.; 48 Hancock Avenue, Medford, MA 02155 (US). (74) Agents: GATTO, James, G. et al.; Baker & Botts, L.L.P., The Warner, 1299 Pennsylvania Avenue, N.W., Washington, DC 20004 (US).		(81) Designated States: AL, AM, AT, AU, AZ, BB, BG, BR, BY, CA, CH, CN, CZ, DE, DK, EE, ES, FI, GB, GE, HU, IS, JP, KE, KG, KP, KR, KZ, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, TJ, TM, TR, TT, UA, UG, UZ, VN, ARIPO patent (KE, LS, MW, SD, SZ, UG), Eurasian patent (AZ, BY, KZ, RU, TJ, TM), European patent (AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI patent (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG). Published <i>Without international search report and to be republished upon receipt of that report.</i>
(54) Title: DEVICE AND METHOD FOR EPITAXIALLY GROWING GALLIUM NITRIDE LAYERS (57) Abstract An epitaxial growth system comprises a housing around an epitaxial growth chamber. A substrate support is located within the growth chamber. A gallium source introduces gallium into the growth chamber and directs the gallium towards the substrate. An activated nitrogen source introduces activated nitrogen into the growth chamber and directs the activated nitrogen towards the substrate. The activated nitrogen comprises ionic nitrogen species and atomic nitrogen species. An external magnet and/or an exit aperture control the amount of atomic nitrogen species and ionic nitrogen species reaching the substrate.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification C30B 2 3/00 , H01L 21/203	A1	(11) International Publication Number: WO 95/27815 (43) International Publication Date: 19 October 1995 (19.10.1995)
(21) International Application Number: PCT/JP95/00654 (22) International Filing Date: 05 April 1995 (05.04.1995) (30) Priority Data: 6/93963 08 April 1994 (08.04.1994) JP 6/246803 16 September 1994 (16.09.1994) JP (71) Applicants: JAPAN ENERGY CORPORATION; . TOGAWA, Seiji; . OKAZAKI, Hitoshi; . (72) Inventors: TOGAWA, Seiji; . OKAZAKI, Hitoshi; .	(84) Designated States: JP US AT BE CH DE DK ES FR GB GR IE IT LU MC NL PT SE Published With international search report. Patent published on CD-ROM : FIRST 95/006, WORLD 95/071	
(54) Title: METHOD FOR GROWING GALLIUM NITRIDE COMPOUND SEMICONDUCTOR CRYSTAL, AND GALLIUM NITRIDE COMPOUND SEMICONDUCTOR DEVICE (54) Titre: PROCEDE DE TIRAGE D'UN CRISTAL SEMI-CONDUCTEUR CONSTITUE PAR UN COMPOSE DE NITRURE DE GALLIUM ET DISPOSITIF SEMI-CONDUCTEUR A COMPOSES DE NITRURE DE GALLIUM		
(57) Abstract In a method for growing a gallium nitride semiconductor crystal on a single-crystal substrate, the (011) or (101) face of perovskite containing group 13 (3B) rare-earth elements is used as the single-crystal substrate, so that a gallium nitride semiconductor crystal having an excellent crystallinity is formed on the surface of the substrate by epitaxial growth. (57) Abrégé Procédé de tirage d'un cristal semi-conducteur à base de nitrure de gallium sur un substrat monocristallin, selon lequel la face (011) ou (101) d'éléments de terres rares 13 (3B) du groupe contenant de la pérovskite est utilisé comme substrat monocristallin, de sorte que l'on obtient par croissance épitaxiale un cristal semi-conducteur de nitrure de gallium présentant un excellente cristallinité sur la surface du substrat.		



INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification H01L 21/203, H01L 21/205	A1	(11) International Publication Number: WO 92/16966 (43) International Publication Date: 01 October 1992 (01.10.1992)
(21) International Application Number: PCT/US92/02242 (22) International Filing Date: 18 March 1992 (18.03.1992) (30) Priority Data: 670,692 18 March 1991 (18.03.1991) US (71) Applicant: BOSTON UNIVERSITY; . (72) MOUSTAKAS, Theodore, D.; . Inventor:	(84) Designated States: AT BE CH DE DK ES FR GB GR IT JP LU MC NL SE Published With international search report. Patent published on CD-ROM : FIRST 92/006, WORLD 92/040	
(54) Title: A METHOD FOR THE PREPARATION AND DOPING OF HIGHLY INSULATING MONOCRYSTALLINE GALLIUM NITRIDE THIN FILMS (54) Titre: PROCEDE DE PREPARATION ET DE DOPAGE DE COUCHES MINCES DE NITRURE DE GALLIUM MONOCRISTALLIN TRES ISOLANT		
(57) Abstract This invention relates to a method of preparing highly insulating GaN single crystal films in a molecular beam epitaxial growth chamber. A single crystal substrate is provided with the appropriate lattice match for the desired crystal structure of GaN. A molecular beam source of Ga and source of activated atomic and ionic nitrogen are provided within the growth chamber. The desired film is deposited by exposing the substrate to Ga and nitrogen sources in a two step growth process using a low temperature nucleation step and a high temperature growth step. The low temperature process is carried out at 100-400 °C and the high temperature process is carried out at 600-900 °C. The preferred source of activated nitrogen is an electron cyclotron resonance microwave plasma. (57) Abrégé Procédé de préparation de couches monocristallines de GaN très isolant dans une chambre de croissance épitaxiale à faisceau moléculaire. On confère à un substrat monocristallin la structure en treillis appropriée pour obtenir la structure cristalline de GaN désirée. Une source de faisceaux moléculaires de Ga et une source d'azote atomique et ionique activé sont présentes dans la chambre de croissance. On dépose la couche désirée en exposant le substrat aux sources de Ga et d'azote dans un processus de croissance en deux étapes comprenant une étape de nucléation à basse température et une étape de croissance à haute température. Le processus à basse température est exécuté à 100-400 °C et le processus à haute température est exécuté à 600-900 °C. La source préférée d'azote activé est un plasma à micro-ondes de résonance produit par un cyclotron à électrons.		